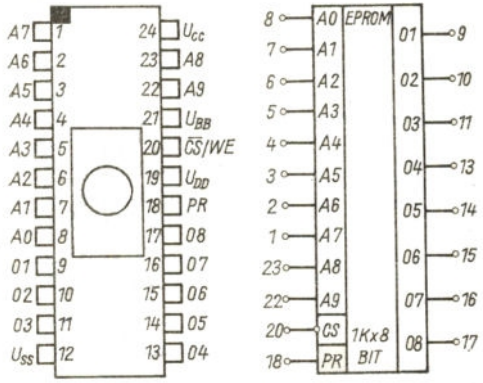
U 555 C

8 kbit elektrisch programmierbarer UV-löschbarer Festwertspeicher in n-Kanal Silizium-Gate-Technik

- Organisation 1 k × 8 bit, TTL-kompatibel
- für $\overline{CS}$ = L ist der Festwertspeicher ausgewählt
- alle Eingänge sind mit integrierten Gateschutzelementen versehen
- der U 555 C ist mit entsprechendem Bitmuster dem ROM U 505 D anschluß- und bedingt signalkompatibel

Bauform 12



Strahlungsdosis für Löschung:

$G^W{}_{min} \geq 15 \frac{W_s}{cm^2}$ für Quarzglasdeckel

$G^W{}_{min} \geq 30 \frac{W_s}{cm^2}$ für Keramikdeckel, λ_{UV} = 254 nm

Anschlußbelegung und Schaltungskurzzeichen

1 bis 8	Adresseneingänge	19	Betriebsspannung U_{DD}
9 bis 11	Datenein- und -ausgänge	20	Chip-Auswahl/Schreibsignal
12	Betriebsspannung U_{SS} = Bezugspotential	21	Betriebsspannung U_{BB}
13 bis 17	Datenein- und -ausgänge	22 und 23	Adresseneingänge
18	Programmiereingang	24	Betriebsspannung U_{CC}

Grenzwerte (auf U_{BB} bezogen)

		min	max	
Betriebsspannungen	U_{DD}		20	V
	U_{CC}		15	V
	U_{SS}		15	V
Betriebsspannung für Programmierbetrieb	U_{PR}	−0,3	32	V
Eingangsspannung A; : 0;	U_{I1}		15	V
Eingangsspannung $\overline{CS}$/WE	U_{I2}		15	V
Umgebungstemperatur	ϑ_a	0	70	°C
Lagerungstemperatur	ϑ_{stg}	−55	125	°C
Gesamtverlustleistung ϑ_a = 45 °C	P_V	–	1,25	W

Statische Kennwerte (auf U_{SS} bezogen)

		min	typ	max	
Betriebsspannungen	$-U_{BB}$	4,75	5,0	5,25	V
	U_{CC}	4,75	5,0	5,25	V
	U_{DD}	11,4	12,0	12,6	V
Eingangs-HIGH-Spannungen für Chip-Select, Adressen und Daten	U_{IH1}	3,0	–	U_{CC} +0,5	V
Eingangs-HIGH-Spannungen für Programmierung an $\overline{CS}$/WE	U_{IH2}	11,4	–	12,6	V
Eingangs-LOW-Spannung	U_{IL}	−0,5	–	0,8	V
Umgebungstemperatur	ϑ_a	0	25	70	°C

		Meßbedingungen			min	max	
Eingangsreststrom	I_I	U_{IH}	=	5,5 V		7	µA
		$U_{\overline{CS}/WE}$	=	5,5 V			
		U_{OH}	=	5,5 V			
Ausgangsreststrom	$\lvert I_O \rvert$	$U_{\overline{CS}/WE}$	=	3,0 V		7	µA
Ausgangsspannung Low	U_{OL}	I_{OL}	=	1,6 mA		0,4	V
Ausgangsspannung High	U_{OH}	U_{IL}	=	0,8 V	2,4		V
		U_{IH}	=	3 V			
Statische Stromaufnahme	I_{BB}	$-U_{BB}$	=	5,25 V	−45		mA
		U_{CC}	=	5,25 V			
	I_{CC}	U_{DD}	=	12,6 V		10	mA
		U_{IH}	=	5,25 V			
	I_{DD}	$U_{\overline{CS}/WE}$	=	5,25 V		65	mA

		Meßbedingungen			min	max	
Programmierte Stromaufnahme	I_{PR1}	U_{IH}	=	3 V		20	mA
		$U_{\overline{CS}/WR}$	=	11,4 V			
		U_{PR}	=	26 ± 1 V			
	I_{PR2}	U_{PR}	=	1 V, U_{IH} = 3 V, $U_{\overline{CS}/WR}$ = 11,4 V	−3		mA
Eingangskapazität	C_I					6	pF
Ausgangskapazität	C_O					12	pF

Dynamische Kennwerte

Zugriffszeit $A_0 \ldots A_9$	t_{ACC}	U_{CC}	= 4,75 V	450	ns
		U_{DD}	= 11,4 V		
Chip-Selektionszeit	t_{CO}			120	ns
Chip-Deselektionszeit	t_{OD}			120	ns

Programmierbedingungen

		min	typ	max	
Betriebsspannungen bezogen auf U_{SS}	U_{BB}	−5,25	−0,5	−4,75	V
	U_{CC}	4,75	5,0	5,25	V
	U_{DD}	11,4	12,0	12,6	V
Programmierimpuls H-Pegel	U_{PRH}	25	26	27	V
Programmierimpuls L-Pegel	U_{PRL}	0	–	1	V
Betriebstemperatur (Programmierbetrieb)	ϑ_a	20	25	30	°C
Programmierimpulsbreite	t_P	0,1	–	1	ms
Programmierimpulsanstiegszeit	t_{PRR}	0,5	–	2	µs
Programmierimpulsabfallzeit	t_{PRF}	0,5	–	2	µs
Programmierzeit	$N \cdot t_P$	50	–	–	ms
Adressenbereitstellzeit	t_{AS}	10	–	–	ms
$\overline{CS}$/WE-Bereitstellzeit	t_{CSS}	10	–	–	µs
Daten-Bereitstellzeit	t_{DS}	10	–	–	µs
AdressenHaltezeit 5)	t_{AH}	1	–	–	µs
$\overline{CS}$/WE-Haltezeit 5)	t_{CH}	0,5	–	–	µs
Daten-Haltezeit	t_{DH}	1	–	–	µs
Datenverzögerung nach Programmier-/Leseumschaltung	t_{DPR}	–	–	10	µs